

DERWENT-ACC-NO: 1997-232228

DERWENT-WEEK: 199721

COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Angular displacement detector for
measured object - has switching circuit to limit and select
detection signal output to integrator based on trigger
signal

PATENT-ASSIGNEE: MURATA MFG CO LTD[MURA]

PRIORITY-DATA: 1995JP-0250172 (September 4, 1995)

PATENT-FAMILY:

PUB-NO	PAGES	PUB-DATE	
LANGUAGE		MAIN-IPC	
JP 09072742 A		March 18, 1997	N/A
010	G01C	019/00	

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO
APPL-DATE		
JP 09072742A	N/A	
1995JP-0250172	September 4, 1995	

INT-CL (IPC): G01C019/00

ABSTRACTED-PUB-NO: JP 09072742A

BASIC-ABSTRACT:

The detector has a switching circuit (11) provided in between a gyroscope (1) and an integrator (21) having a reset function. A reset circuit (23) provided at the output side of the integrator performs feedback control and resets the integrator based on the output signal from the integrator.

The gyroscope detects the external force applied to a measured object and

outputs a detection signal. The integrator integrates the
detection signal
output from the gyroscope. The switching circuit selects
the detected signal
output from the gyroscope and outputs the detected signal
to the integrator
based on a trigger signal. The switching circuit limits
the detected signal
output to the integrator based on the trigger signal.

ADVANTAGE - Detects displacement correctly.

CHOSEN-DRAWING: Dwg.1/15

TITLE-TERMS: ANGULAR DISPLACEMENT DETECT MEASURE OBJECT
SWITCH CIRCUIT LIMIT

SELECT DETECT SIGNAL OUTPUT INTEGRATE BASED
TRIGGER SIGNAL

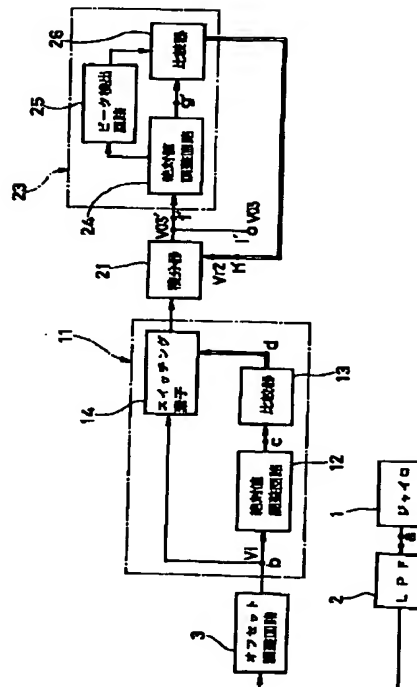
DERWENT-CLASS: S02 W06

EPI-CODES: S02-B07; W06-A07;

SECONDARY-ACC-NO:

Non-CPI Secondary Accession Numbers: N1997-191867

(11)特許出願公開番号



1

【特許請求の範囲】

【請求項1】 被測定物に加わる外力を検出し検出信号を出力する外力検出手段と、該外力検出手段から出力される検出信号を積分して積分信号を出力する積分手段と、前記外力検出手段と積分手段との間に設けられ、該外力検出手段から出力される検出信号を用いて形成されるトリガ信号に基づいて前記検出信号が前記積分手段に出力されるのを制限するスイッチング手段とから構成してなる変位検出装置。

【請求項2】 被測定物に加わる外力を検出し検出信号を出力する外力検出手段と、該外力検出手段から出力される検出信号を積分して積分信号を出力する積分手段と、該積分手段から出力される積分信号により形成されるリセット信号に基づいて前記積分手段をリセットするリセット手段とから構成してなる変位検出装置。

【請求項3】 被測定物に加わる外力を検出し検出信号を出力する外力検出手段と、該外力検出手段から出力される検出信号を積分して積分信号を出力する積分手段と、前記外力検出手段と積分手段との間に設けられ、該外力検出手段から出力される検出信号を用いて形成されるトリガ信号に基づいて前記検出信号が前記積分手段に出力されるのを制限するスイッチング手段と、前記積分手段の後段に設けられ、該積分手段から出力される積分信号により形成されるリセット信号に基づいて前記積分手段をリセットするリセット手段とから構成してなる変位検出装置。

【請求項4】 前記スイッチング手段のトリガ信号は、検出信号の最大値に対する1〜10%以上の信号のみが前記積分手段で積分できるように設定してなる請求項1、3記載の変位検出装置。

【請求項5】 前記リセット手段のリセット信号は、積分信号が過去のピーク値の1〜5%で設定される閾値以下になったときに前記積分手段をリセットするように設定してなる請求項2、3記載の変位検出装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、例えば角速度センサ、速度センサ等のドリフトによるノイズの影響を受けずに、角度または変位を高精度に検出できる変位検出装置に関する。

【0002】

【従来の技術】従来、角度検出装置等の変位測定装置として、被測定物に加わる外力を検出し検出信号を出力する外力検出手段と、該外力検出手段から出力される検出信号を積分して積分信号を出力する積分手段とから構成されたものが広く知られている。

【0003】ここで、図11ないし図14に基づいて従来技術による変位検出装置として角度検出装置を例に挙げて説明する。

【0004】図中、1は外力検出手段としてのジャイロ

2

を示し、該ジャイロ1は被測定物（図示せず）に設けられ、該被測定物の角速度を後述するローパスフィルタ2（以下、LPF2という）およびオフセット調整回路3を介して検出信号Viとして出力するものである。

【0005】2はローパスフィルタを示し、該LPF2はジャイロ1の後段に接続され、該ジャイロ1から出力される信号中に重畳される高周波ノイズを除去するものである。

【0006】3はオフセット調整回路を示し、該オフセット調整回路3はLPF2の後段に接続され、LPF2から出力される信号中のDC分を除去し、後段の積分器4に検出信号Viを出力する。

【0007】4はLPF2の後段にオフセット調整回路3を介して接続された積分手段としての積分器を示し、該積分器4は図12に示すように、オペアンプ5と、該オペアンプ5の反転入力端子とオフセット調整回路3との間に接続された抵抗値Rを有する入力抵抗6と、前記オペアンプ5の出力端子と反転入力端子との間に接続され、静電容量Cを有する帰還コンデンサ7とから構成され、オペアンプ5の非反転入力端子はアースに接続されている。

【0008】ここで、積分器4の積分信号V00は下記の数1のように、検出信号Viを時間で積分したもので、この積分信号V00は角度信号として用いられる。

【0009】

【数1】

$$V00 = -\frac{1}{R \times C} \int Vi \, dt$$

【0010】このように構成される従来技術の角度検出装置からはジャイロ1で検出される角速度を積分することにより角度または変位の情報を検出することができ

【0011】

【発明が解決しようとする課題】ところで、上述した従来技術のように、ジャイロ1を用いた角度検出装置に限らず、一般的にセンサから出力される検出信号には、バイアス電圧、外部環境および経時劣化等による誤差電圧が重畳することがある。このため、従来技術のようにジャイロ1の検出信号Viを積分して角度や変位を求める場合には、これらの誤差電圧が時間経過に伴って積分器4で積分され、図13のように、被測定物に力が加わっていない場合、即ちジャイロ1が初期状態に戻ったA点にあっても、積分信号V00にドリフト電圧Vdがプラス側に加わった形となる。そして、ジャイロ1が初期状態に戻ったとしても積分信号V00は0Vに戻らずドリフト電圧Vdが加わった状態となる。

【0012】また、積分信号V00は、図14に示すように、角度α0の傾きを漸近線L0としてプラス側に傾斜し、ジャイロ1の動作に応じて積分信号V00は順次プラス側に発散するようになる。また、ジャイロ1の動きに

対して誤差電圧が含まれていない場合の真の積分信号 V_{0t} を点線で示すと、従来技術による積分信号 V_{00} と真の積分信号 V_{0t} との間には差が生じ、従来技術の角度検出装置では被測定物の角度または変位を正確に検出することができないという問題があった。

【0013】さらに、バイアス電圧や積分信号 V_{00} に含まれるドリフト電圧 V_d を取り除くために、図15に示す他の従来技術のように、LPF2に代えてハイパスフィルタ (HPF) 9を接続し、周波数領域でこれらのバイアス電圧やドリフト電圧 V_d の除去を行っていた。しかし、この場合にはドリフト電圧 V_d と周波数域が近接している検出信号 V_i もフィルタによって減衰されてしまうために、積分器4からの積分信号 V_{00} が小さくなるという問題がある。

【0014】本発明は上述した従来技術の問題に鑑み込まれたもので、本発明はセンサによるドリフト等のノイズの影響を除去して被測定物の変位を高精度に検出できる変位検出装置を提供することを目的としている。

【0015】

【課題を解決するための手段】 上述した課題を解決するために、請求項1の発明による変位検出装置は、被測定物に加わる外力を検出し検出信号を出力する外力検出手段と、該外力検出手段から出力される検出信号を積分して積分信号を出力する積分手段と、前記外力検出手段と積分手段との間に設けられ、該外力検出手段から出力される検出信号を用いて形成されるトリガ信号に基づいて前記検出信号が前記積分手段に出力されるのを制限するスイッチング手段とから構成したことにある。

【0016】請求項2による変位検出装置は、被測定物に加わる外力を検出し検出信号を出力する外力検出手段と、該外力検出手段から出力される検出信号を積分して積分信号を出力する積分手段と、該積分手段から出力される積分信号により形成されるリセット信号に基づいて前記積分手段をリセットするリセット手段とから構成したことにある。

【0017】請求項3による変位検出装置は、被測定物に加わる外力を検出し検出信号を出力する外力検出手段と、該外力検出手段から出力される検出信号を積分して積分信号を出力する積分手段と、前記外力検出手段と積分手段との間に設けられ、該外力検出手段から出力される検出信号を用いて形成されるトリガ信号に基づいて前記検出信号が前記積分手段に出力されるのを制限するスイッチング手段と、前記積分手段の後段に設けられ、該積分手段から出力される積分信号により形成されるリセット信号に基づいて前記積分手段をリセットするリセット手段とから構成したことにある。

【0018】請求項4の発明では、前記スイッチング手段のトリガ信号は、検出信号の最大値に対する1〜10%以上の信号のみが前記積分手段で積分できるように設定したことにある。

【0019】請求項5の発明では、前記リセット手段のリセット信号は、積分信号が過去のピーク値の1〜5%で設定される閾値以下になったときに前記積分手段をリセットするように設定したことにある。

【0020】

【作用】 請求項1の発明のように、スイッチング手段によって外力検出手段から出力される検出信号をトリガ信号に基づいて制限して積分手段に出力するようにしたから、積分手段での積分時間を制限でき、積分信号に加わるドリフト分を相殺することができる。

【0021】請求項2の発明のように、リセット手段を積分手段の後段に付設したから、積分信号によって形成されるリセット信号をリセット手段から積分手段に出力したときには、該積分手段に蓄積された電荷をリークさせ、外力検出手段が初期位置に戻ったときに積分信号も初期値に戻すことができる。

【0022】請求項3の発明のように、スイッチング手段によって外力検出手段から出力される検出信号をトリガ信号に基づいて制限して積分手段に出力するようにしたから、積分手段での積分時間を制限でき、積分信号に加わるドリフト分を相殺できると共に、リセット手段を積分手段の後段に付設したから、積分信号によって形成されるリセット信号をリセット手段から積分手段に出力したときには、該積分手段に蓄積された電荷をリークさせ、外力検出手段が初期位置に戻ったときに積分信号も初期値に戻すことができ、スイッチング手段とリセット手段によってドリフト等のノイズの影響を除去できる。

【0023】請求項4の発明のように、スイッチング手段のトリガ信号を検出信号の最大値に対する1〜10%以上の検出信号のみが前記積分手段で積分できるように設定したから、該積分手段に出力される検出信号に含まれるドリフト分を減少させることができる。

【0024】請求項5の発明のように、積分手段から出力される積分信号が過去のピーク値の1〜5%で設定される閾値以下になったときに、リセット手段からは積分手段をリセットさせるリセット信号を該積分手段に向けて出力するようにしたから、被測定物に外力が加わっていない場合、即ち外力検出手段が初期状態に戻ったときの積分信号を初期値に合わせることができる。

【0025】

【発明の実施の形態】 以下、本発明の実施例を図1ないし図10に基づき説明する。なお、実施例では前述した従来技術と同一の構成要素に同一の符号を付し、その説明を省略するものとする。

【0026】まず、図1ないし図3に本発明による第1の実施例を示す。

【0027】図中、11は本実施例によるスイッチング手段としてのスイッチング回路を示し、該スイッチング回路11はオフセット調整回路3と積分器4との間に接

続され、該スイッチング回路11は絶対値調整回路12、比較器13およびトランジスタ、FET（電界効果型トランジスタ）等の電子部品によるスイッチング素子14とから構成され、該スイッチング素子14はオフセット調整回路3と積分器4との間に接続され、絶対値調整回路12および比較器13はオフセット調整回路3とスイッチング素子14との間に接続されている。そして、オフセット調整回路3から出力される検出信号Viは絶対値調整回路12、スイッチング素子14にそれぞれ出力され、比較器13では入力された検出信号Viに基づいてトリガ信号Vtをスイッチング素子14に出力する。

【0028】ここで、各回路からの積分信号の波形を図2に基づいて説明する。まず、図2中の(A)の波形は、ジャイロ1からLPF2へ出力されたa点の波形を示し、信号に高周波が重畳しているがLPF2およびオフセット調整回路3を通過することによって該オフセット調整回路3からのb点の検出信号Viは図2中の(B)の波形のようになる。そして、この出力はLPF2により高周波が除去され、オフセット調整回路3によりDC分が削除されて0Vを基準にした正、負に出力される波形となる。

【0029】また、図2中の(C)の波形は、絶対値調整回路12から出力されるc点の波形を示すもので、検出信号Viを全波整流して負成分を正成分に折り返すことにより絶対値化を図るものである。さらに、前記比較器13はc点の波形が所定の閾値Vs1以上となっている間、図2中の(D)に示すようなd点からの出力（トリガ信号Vt）を出力するようになっている。なお、前記閾値Vs1は検出信号Viに対する最大値の1〜10%以上の信号が積分器4に出力できるような値に設定される。

【0030】さらに、前記スイッチング素子14は比較器13からのトリガ信号VtのON信号が入力されている間ON動作となり、該スイッチング素子14はオフセット調整回路3と積分器4とを接続する。そして、トリガ信号VtのON状態のときのみ検出信号Viを積分器4にて積分するから、トリガ信号VtがON状態となる時間t1、t2によって積分時間が設定される。そして、積分器4からのe点の出力（積分信号V01）は図2中の(E)に示すように、ジャイロ1が初期状態に戻ったP点では、マイナス側に下がったドリフト電圧Vd1が発生する。

【0031】また、積分信号V01はマイナス側に発散しているから、積分信号V01は角度 $\alpha 1$ でマイナス側に傾斜し、図3に示すように、この傾きを漸近線L1としてマイナス側に傾斜し、ジャイロ1の動作に応じて積分信号V01は順次マイナス側に発散するようになる。

【0032】然るに、本実施例による角度検出装置は、上述の如く構成されるが、その基本的動作については従

来技術によるものとはほぼ同様に動作するものの、オフセット調整回路3と積分器4との間にスイッチング素子14を設け、該スイッチング素子14はオフセット調整回路3から積分器4に出力される検出信号Viを比較器13によって設定されるトリガ信号Vtで制御するようにしたから、積分器4における積分時間を設定でき、本実施例による角度検出装置ではジャイロ1を初期状態に戻したときのP点では微小電圧だけ下がったドリフト電圧Vd1となる。

【0033】さらに、図3に示すように、積分信号V01はジャイロ1が初期状態に戻るたびに、マイナスのドリフト電圧Vd1が連続して加算されていくから、当該積分信号V01は角度 $\alpha 1$ でマイナス側に傾斜した漸近線L1に沿って形成される。このため、点線で示す漸近線L0に沿って形成される従来技術による積分信号V00に比べて、角度 $\alpha 0 > \alpha 1$ となるため、本実施例による積分信号V01の個々の波形を図14に示す真の積分信号V0tに近づけることができ、被測定物の動作に対応した出力とすることができ、正確な角度検出を行なうことができる。

【0034】しかも、比較器13の閾値Vs1を適宜調整してトリガ信号Vtのパルス幅を調整することによりジャイロ1を初期状態に戻したときのP点でのドリフト電圧Vd1を最小限に抑えることができ、本実施例の場合には、閾値を閾値Vs1よりも小さくした場合にドリフト電圧Vd1をより初期値となる0Vにより近づけることができる。

【0035】この結果、オフセット調整回路3から積分器4に出力される検出信号Viをスイッチング回路11で制限することにより、積分器4における積分時間を制御し、該積分器4に入力される積分信号V01を従来技術よりも小さくするようにしたから、従来では右上りの漸近線L0にあった積分信号V00を右下がりの漸近線L1上にある積分信号V01に変えることができ、漸近線L1を0Vに近づけることができると共に、実施例の積分信号V01を真の積分信号V0tに近づけることができ、被測定物の角度、変位を正確に検出することができる。また、漸近線L1を0Vに近づけることにより、長期にわたり角度検出装置の信頼性を高めることができる。

【0036】次に、図4ないし図7に本発明による第2の実施例を示すに、本実施例の特徴は、積分器にリセット機能を有する積分器を用いると共に、該積分器の後段には積分信号により形成されるリセット信号に基づいて該積分器をリセットするリセット回路を付設したことにある。なお、本実施例では、前述した第1の実施例と同一の構成要素に同一の符号を付し、その説明を省略するものとする。

【0037】図中、21は本実施例によるリセット機能を有する積分器を示し、該積分器21は図4に示すように、従来技術による積分器4とはほぼ同様に、オペアンパ

5、入力抵抗6および帰還コンデンサ7から構成されているものの、該帰還コンデンサ7と並列にスイッチング素子としての電界効果型トランジスタ22（以下、FET22という）が接続されている。そして、該FET22のゲートに後述するリセット回路23からリセット信号 V_r が出力されることにより、帰還コンデンサ7はFET22によってリセットされ、該帰還コンデンサ7に貯えられた電荷をリークさせるようになっている。

【0038】23は積分器21の後段に位置して接続されたリセット手段としてのリセット回路を示し、該リセット回路23は絶対値調整回路24、ピーク検出回路25および比較器26から大略構成され、前記絶対値調整回路24は積分器21に接続され、該絶対値調整回路24の出力側にはピーク検出回路25と比較器26が接続され、該比較器26の出力側は積分器21のFET22に接続されている。そして、当該リセット回路23では、絶対値調整回路24からの出力を比較器26で監視し、該比較器26に入力される信号がピーク検出回路25によって設定される閾値 V_{s2} 以下になったときにリセット信号 V_r を積分器21のFET22に出力するフィードバック制御を行なうようになっている。

【0039】ここで、各回路からの積分信号の波形を図6に基づいて、本実施例の特徴部分のみ説明する。

【0040】まず、図6中の（F）の波形は、積分器21から絶対値調整回路24に出力されるf点の波形（仮の積分信号 V_{02}' ）を示すもので、前段におけるジャイロ1、LPF2、オフセット調整回路3および積分器21の基本的構成は従来技術による角度検出装置と同一構成であるので、仮の積分信号 V_{02}' は図13の下段に示す積分信号 V_{00} と同一波形となる。さらに、絶対値調整回路24から出力されるg点の波形は図6中の（G）の波形となり、仮の積分信号 V_{02}' を全波整流して負成分を正成分に折り返すことにより絶対値化を図ったもので、本実施例では負になる部分がないために、f点の波形（仮の積分信号 V_{02}' ）と同一波形が絶対値調整回路24から出力される。

【0041】また、比較器26はg点の波形がピーク検出回路25によって設定される所定の閾値 V_{s2} 以下になったときに、所定時間幅のリセット信号 V_{r1} を出力するもので、図6中の（H）に示すようリセット信号 V_{r1} を積分器21のFET22に向けて出力する。なお、前記閾値 V_{s2} はピーク検出回路25で順次記憶される積分信号 V_{02} に対してピーク値の1～5%となるように設定されている。

【0042】この結果、図6中の（I）に示すi点の波形のように、絶対値調整回路24からの出力が比較器26内で閾値 V_{s2} 以下となったときにリセット信号 V_{r1} を積分器21のFET22に出力することにより、ジャイロ1が初期状態（P点）に近づく閾値 V_{s2} よりも小さくなったときには、帰還コンデンサ7の電荷をリークさ

せ、積分信号 V_{02} を強制的に0Vにするフィードバック制御を行なうことができる。

【0043】然るに、本実施例による角度検出装置は、上述の如く構成されるが、その基本的動作については前述した第1の実施例によるものとほぼ同様に動作するものの、積分器21にリセット回路23を付設し、該リセット回路23から出力されるリセット信号 V_{r1} によって積分器21の帰還コンデンサ7をリークさせるようにしたから、ジャイロ1を初期状態に戻したときのP点での積分信号 V_{02} に加わるドリフト成分を強制的に0Vにすることができる。さらに、図7に示すように、ジャイロ1が初期状態に戻るたびに積分信号 V_{02} を強制的に0Vにすることができ、点線で示す従来技術による積分信号 V_{00} に比べて真の積分信号 V_{0t} に近づけることができる。

【0044】この結果、本実施例の角度検出装置では、ジャイロ1からの信号が初期状態に近づいたときに、強制的に積分器21をリセットさせるリセット回路23を設けたから、積分器21の帰還コンデンサ7に貯えられる電荷をその都度リークさせるフィードバック制御を行なうことにより、ある漸近線に対して積分信号 V_{02} が傾斜することをなく、図14に示した真の積分信号 V_{0t} に積分信号 V_{02} を近づけることができる。そして、従来技術に比べて被測定物の角度、変位を正確に検出することができ、角度検出装置の信頼性を大幅に高めることができる。

【0045】次に、図8ないし図10に本発明による第3の実施例を示すに、本実施例による角度検出装置の構成は前述した第1の実施例によるスイッチング回路11と第2の実施例によるリセット回路23を同時に設けたことにある。なお、本実施例における構成は、前述した第1と第2の実施例による構成要素と同一であるので、その説明を省略するものとする。

【0046】然るに、本実施例では、積分器21の前段にスイッチング回路11を設け、後段にはリセット回路23を設けるようにしたから、積分器21に接続された積分器21から出力されるf'点の波形（仮の積分信号 V_{03}' ）は図9の（F'）の波形のようになり、この仮の積分信号 V_{03}' は第1の実施例で説明した積分信号 V_{02} の出力と同一になり、この仮の積分信号 V_{03}' がリセット回路23に入力される。

【0047】ここで、リセット回路23は前述した第2の実施例に述べたように、絶対値調整回路24に入力された仮の積分信号 V_{03}' は、全波整流され負成分を正成分に折り返した図9の（G'）に示すようなg'点の波形となり絶対値化され、比較器26はg点の波形がピーク検出回路25によって設定される所定の閾値 V_{s3} 以下になったときに、図9の（H'）に示すようリセット信号 V_{r2} （h'点の波形）を積分器21のFET22に向けて出力する。

【0048】さらに、図9の(I')に示すi'点の波形のように、絶対値調整回路24からの出力が比較器26内で閾値Vs3以下となったときにリセット信号Vr2を積分器21のFET22に出力することにより、ジャイロ1が初期状態に近づいたときには、帰還コンデンサ7の電荷をリークさせる。これにより、積分信号V03を強制的に0Vにすることができる。

【0049】この結果、図10に示すように、点線で示す第1の実施例による積分信号V01に比べて、積分信号V03はジャイロ1が初期状態に戻ったときのP点で初期値(0V)に容易に設定でき、長期にわたって角度検出装置の変位検出を高精度に検出することができる。また、図9の(G')に示すg'点の波形にはマイナス側に傾斜した角度 $\alpha 3$ (第1実施例の角度 $\alpha 1$ と同一の角度)だけ傾斜しているが、この傾斜も従来技術の角度 $\alpha 0$ に比べれば $\alpha 3 < \alpha 0$ となり、ほぼ水平になっているから、積分器21から出力される積分信号V03は真の積分信号V0t(図14、参照)に近づけることができ、ジャイロ1に加わる力に対応した出力を得ることができる。

【0050】かくして、本実施例による角度検出装置は、前述した第1の実施例によるスイッチング回路11と第2の実施例によるリセット回路23とを設けることにより、第1の実施例によるスイッチング回路11では積分信号V03の傾きを補正し、第2の実施例によるリセット回路23でドリフト電圧Vd1(図2の(E)、参照)を強制的にリセットして除去するようにしたから、リセット回路23のみでは補正できなかった積分信号V03の個々の波形の傾きを、スイッチング回路11によって漸近線L1の傾きに調整することで補正できる。この結果、本実施例の積分信号V03は第1、第2の実施例よりも真の積分信号V0tに近づけることができ、被測定物の角度、変位を正確に検出でき、ドリフト電圧による影響を低減することができる。そして、本実施例の角度検出装置を長期にわたって正確な角度、検出を行なうことができる。

【0051】なお、前記実施例では、外力検出手段にジャイロ1を用いたもので角度検出装置として構成したが、本発明はこれに限らず、速度センサを用いることにより変位検出装置として構成してもよく、要は外力検出手段から出力される検出信号を積分する構成であればよく、例えば速度、角速度、変位、角度等を検出するものに用いてもよい。

【0052】

【発明の効果】以上詳述した如く、請求項1の本発明によれば、外力検出手段と積分手段との間に、該外力検出手段から出力される検出信号により形成されるトリガ信号に基づいて前記検出信号を制限するスイッチング手段を設ける構成したから、前記スイッチング手段によって外力検出手段から出力される検出信号をトリガ信号に基

づいて選択して積分手段に出力することができ、該積分手段での積分時間を制限でき、積分信号に加わっていたドリフト分を相殺することができ、被測定物の変位を高精度に検出することができる。

【0053】請求項2の発明では、積分手段の後段に、積分信号によって形成されるリセット信号に基づいて積分信号をリセットするリセット手段を付設したから、該リセット手段を作動することによって積分手段に蓄積された電荷をリークさせ、外力検出手段が初期位置に戻したときに積分信号を初期値に合わせることができ、被測定物の変位を高精度に検出することができる。

【0054】請求項3の発明では、外力検出手段と積分手段との間に、該外力検出手段から出力される検出信号により形成されるトリガ信号に基づいて前記検出信号を制限するスイッチング手段を設ける構成したから、前記スイッチング手段によって外力検出手段から出力される検出信号をトリガ信号に基づいて選択して積分手段に出力することができ、該積分手段での積分時間を制限でき、積分信号に加わっていたドリフト分を相殺することができると共に、積分手段の後段に、積分信号によって形成されるリセット信号に基づいて積分信号をリセットするリセット手段を付設したから、該リセット手段を作動することによって積分手段に蓄積された電荷をリークさせ、外力検出手段が初期位置に戻したときに積分信号を初期値に合わせることができ、そして、スイッチング手段では積分手段から出力される積分信号の傾きを補正し、リセット手段では積分信号に含まれるドリフト等による誤差文を強制的にリセットして除去するようにしたから、請求項1、2の発明よりも、被測定物の変位を高精度に検出することができる。

【0055】請求項4の発明では、スイッチング手段のトリガ信号を検出信号の最大値に対して1〜10%以上の信号のみが積分手段で積分できるように設定したから、該積分手段に出力される検出信号に含まれるドリフト分を減少することができ、被測定物の変位を高精度に検出することができる。

【0056】請求項5の発明では、積分手段から出力される積分信号が過去のピーク値の1〜5%で設定される閾値以下になったときにリセット手段を作動させて積分手段をリセットするようにしたから、被測定物に力が加わらない場合、即ち外力検出手段が初期状態に戻したときの積分信号を初期値に合わせることができ、経時劣化等によるドリフト電圧を相殺でき、被測定物の変位を高精度に検出することができる。

【図面の簡単な説明】

【図1】本発明による第1の実施例による角度検出装置を示すブロック図である。

【図2】図1中のa〜e点から出力される信号を示す波形図である。

【図3】第1の実施例による角度検出装置から出力され

1 1

る積分信号を示す波形図である。

【図4】本発明による第2の実施例による角度検出装置を示すブロック図である。

【図5】第2の実施例に用いられる積分器の回路構成図である。

【図6】図4中のf～i点から出力される信号を示す波形図である。

【図7】第2の実施例による角度検出装置から出力される積分信号を示す波形図である。

【図8】本発明による第3の実施例による角度検出装置 10

を示すブロック図である。

【図9】図8中のf'～i'点から出力される信号を示す波形図である。

【図10】第3の実施例による角度検出装置から出力される積分信号を示す波形図である。

【図11】従来技術による角度検出装置を示すブロック図である。

1 2

【図12】積分器の回路構成図である。

【図13】角度検出装置の各回路からの出力される信号を示す波形図である。

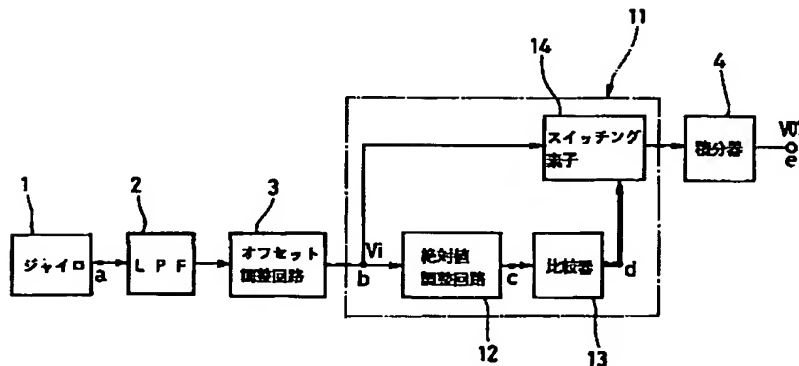
【図14】従来技術による角度検出装置から出力される積分信号を示す波形図である。

【図15】他の従来技術による角度検出装置を示すブロック図である。

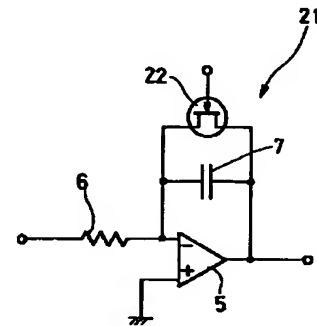
【符号の説明】

- 1 ジャイロ（外力検出手段）
- 4, 21 積分器（積分手段）
- 11 スイッチング回路（スイッチング手段）
- 12, 24 絶対値調整回路
- 13, 26 比較器
- 14 スイッチング素子
- 23 リセット回路（リセット手段）
- 25 ピーク検出回路

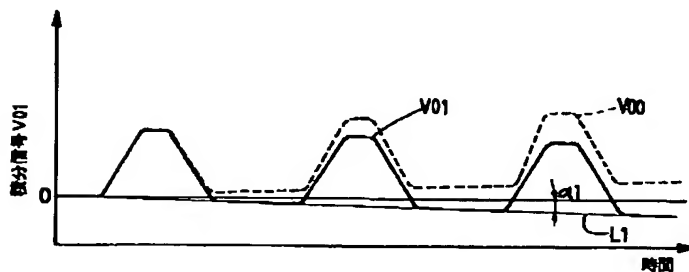
【図1】



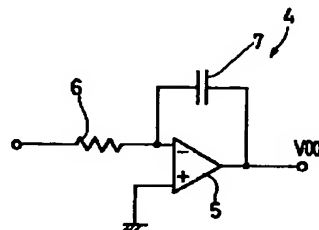
【図5】



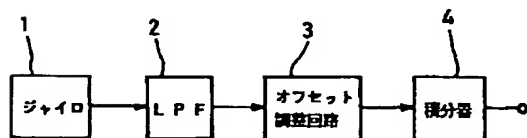
【図3】



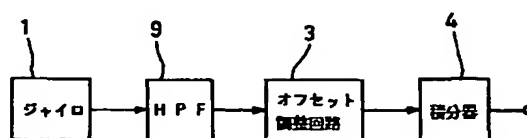
【図12】



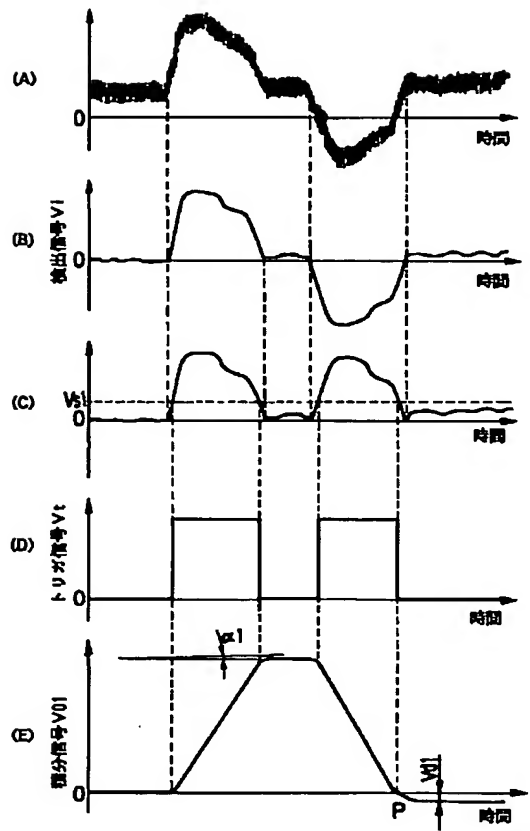
【図11】



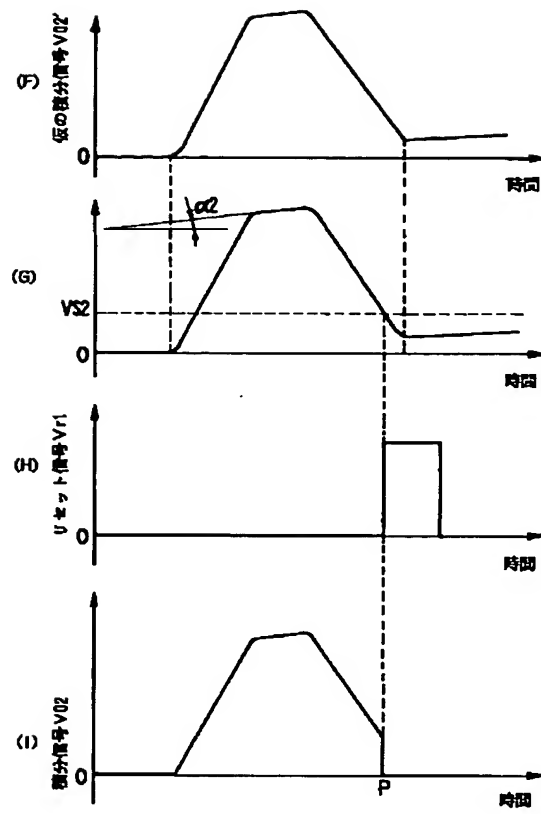
【図15】



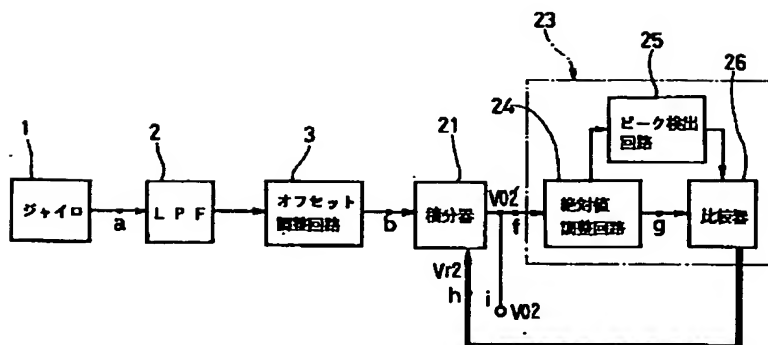
【図2】



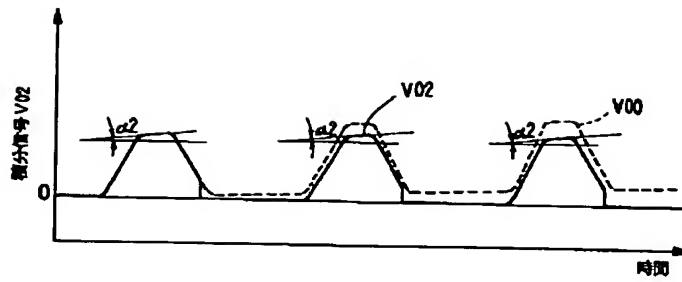
【図6】



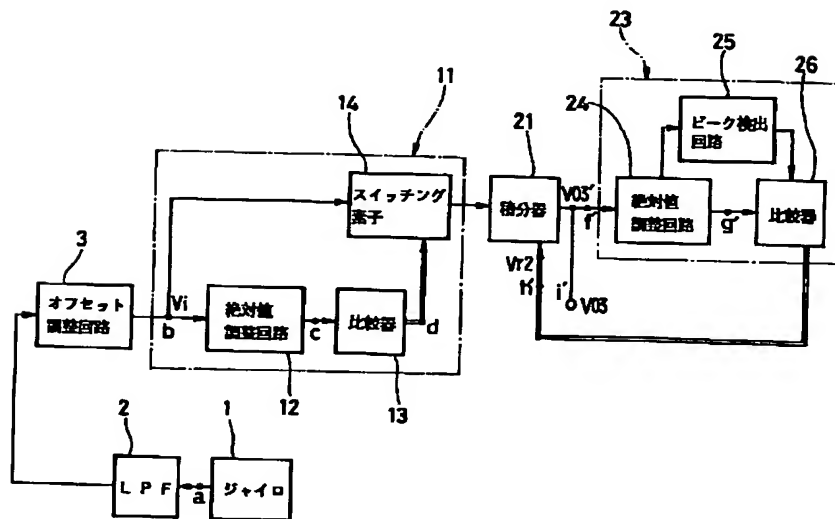
【図4】



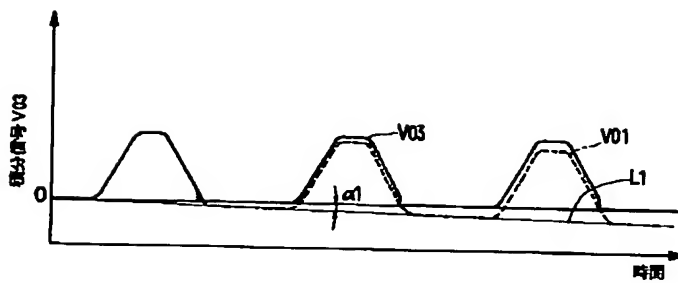
【図7】



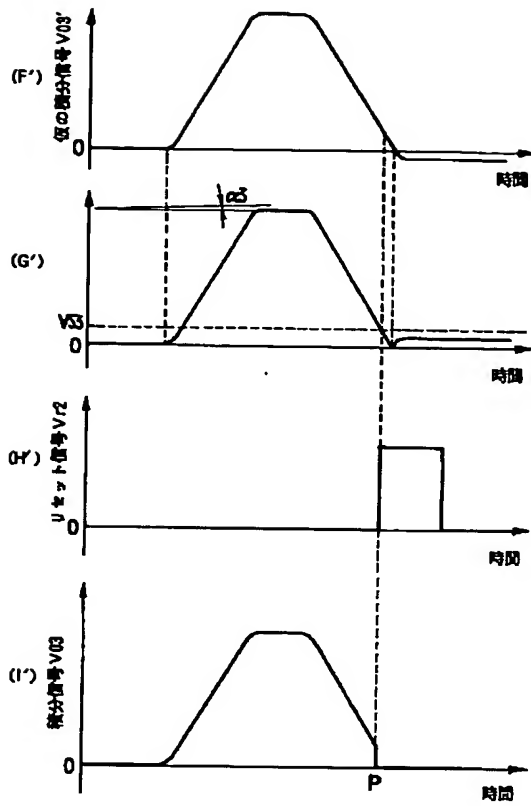
【図8】



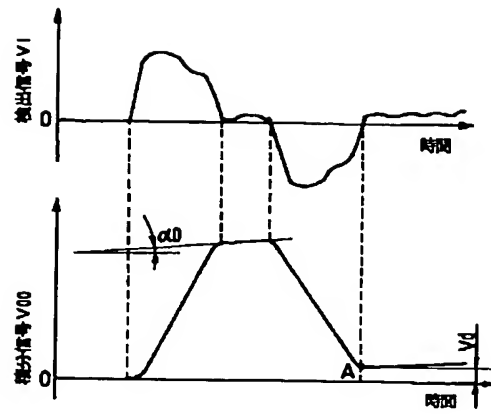
【図10】



【図9】



【図13】



【図14】

